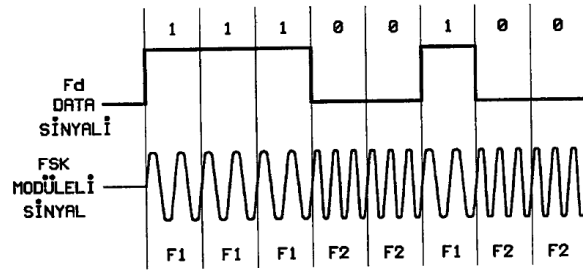


DENEY: 7.1

FSK (FREQUENCY SHIFT KEYING) FREKANS KAYDIRMALI ANAHTARLAMA MODÜLASYONUNUN İNCELENMESİ

HAZIRLIK BİLGİLERİ:

FSK modülasyonu, genellikle endüstride kablolu ve kablosuz haberleşmede sık kullanılan sayısal haberleşme yöntemidir. FSK yönteminde data sinyali iki farklı frekanslı sinyale modüle edilir. Data sinyali "1" iken FSK sinyal frekansı F1, data sinyali "0" iken FSK sinyal frekansı F2 olarak isimlenir. Data sinyalinin "1" olduğu zamanki FSK sinyal frekansına, işaret sinyal frekansı, data sinyalinin "0" olduğu zamanki FSK sinyal frekansına, boşluk sinyal frekansı denir. FSK modülatöründe bit iletim hızı ile baud iletim hızı birbirine eşittir. Şekil 7.1.1'de aynı zaman dilimi için data sinyali ve FSK modülasyonu işaret görülmektedir.



Şekil 7.1.1

Kaliteli bir haberleşme için F1 ve F2 frekansları arasındaki fark olabildiğince yüksek olmalıdır. FSK haberleşmesi için gerekli frekans bandı da F1 ve F2 frekanslarının arasındaki farkla doğru orantılı olarak artacaktır. Belirli uygulamalarda FSK frekansları sabittir. Örnek olarak, kablosuz haberleşmede işaret sinyali 2124Hz, boşluk sinyali 2975Hz'dir. Kablolu haberleşmede işaret sinyali 1070Hz, boşluk sinyali 1270Hz ya da işaret sinyali 2025Hz, boşluk sinyali 2225Hz olarak kullanılmaktadır. Frekans aralıklarına bakarsak FSK haberleşmesi için gerekli frekans bandının en az 200Hz olması gereklidir.

Data sinyalinin modüle edileceği iki değişik frekanslı sinyal, gerilim kontrollü osilatör (VCO) kullanılarak üretilebilir. Çıkış sinyalinin frekansları data sinyalinin "0" ve "1" olduğu gerilim farkı ile doğru orantılı olarak değişir.

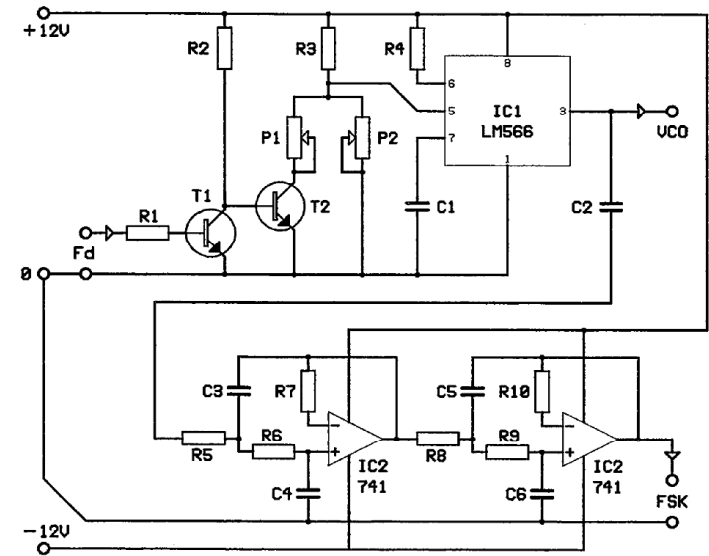
Örnek olarak; data sinyalinin "1" olduğu anda genliği 5V DC olsun. Modülatör çıkışında F1 ve F2 frekansları farkı 200Hz ise bu defa data sinyalinin "1" olduğu anda genliği 8V DC olduğunu kabul edersek modülatör çıkışında F1 ve F2 frekansları farkı 200Hz'den daha fazla olacaktır.

FSK modülasyonuna dijital sinyal gerilim seviyesinin frekansa çevrildiği sistemde denilebilir.

FSK modülasyonunda kullanılan F1 ve F2 frekansları 800Hz-2500Hz arasında alçak sayılabilecek değerlerdedir.

Sistemin çalışması için data sinyalinin frekansı daha da küçük seçilecektir. Uygulamalarda bu değer F1/5'den küçüktür. Data sinyal frekansının küçük olması sistemin performansının düşmesine neden olur.

Şekil 7.1.1'deki FSK modülasyonu işaret VCO kullanılarak elde edilmiştir. Dikkat edilirse data sinyali "1" iken modülatör çıkışındaki işaretin frekansı (F1) küçük, data sinyali "0" iken modülatör çıkışındaki işaretin frekansı (F2) büyüktür.



Şekil 7.1.2

Şekil 7.1.2'de VCO kullanılarak yapılmış FSK modülatörü görülmektedir. LM 566 entegresi pratikte çok kullanılan VCO'dur. LM 566 entegresi FSK modülatörü için VCO olarak kullanılacaksa aşağıdaki koşullar sağlanmalıdır.

$$\begin{aligned} 10V \text{ DC} < V_{CC} < 24V \text{ DC} \\ 0,75V \text{ DC} < V_G < V_{CC} \\ 2K < R_4 < 20K \end{aligned}$$

Vcc gerilimi LM 566 entegresinin 8 nolu ayağındaki toprağa göre DC gerilim, Vg LM 566 entegresinin 5 nolu ayağındaki toprağa göre DC gerilimdir.

VCO'nun osilasyon frekansı (**Fo**);

$$F_o = \frac{2}{R4.C1} \left(\frac{V_{cc} - V_g}{V_{cc}} \right) \text{ 'dir.}$$

Formüldeki birimler ana değerlerdir.

T1,T2 transistörleri ve R1,R2,R3,P1,P2 dirençleri gerilim çevirici olarak çalışır. T1'in beyzi "1" olduğunda T1 ilettime geçer ve kollektöründe "0" volt (**yaklaşık 0,2V**) olur. T1' in kollektörü T2' nin beyzini kontrol ettiğinden bu anda T2' nin beyzi de "0" olur ve yalıtkan (**kesim**) duruma geçer. LM 566 entegresinin "5" nolu ayağında R3-P2 dirençlerinin oluşturduğu gerilim bölücünün direnç değerlerine bağlı bir DC gerilim görülür.

Bu gerilim formül olarak (**V1**);

$$V1 = \frac{P2}{P2 + R3} V_{cc} \text{ 'dir.}$$

Bu durumda VCO'nun osilasyon frekansı F1'dir. T1'in beyzi "0" olduğunda, bu kez T1 yalıtkan olur. Bu anda T2' nin beyzine R2 direnci üzerinden doğru yönde yeterli polarma uygulanır ve T2 iletken duruma geçer. T2'nin iletken duruma geçmesiyle P1 direnci, R3 ve R2'nin oluşturduğu gerilim bölücünün dengesini bozar. Bu durumda LM 566 entegresinin "5" nolu ayağında "V1" geriliminden daha farklı bir gerilim oluşur. Bu andaki gerilim formül olarak (**V2**);

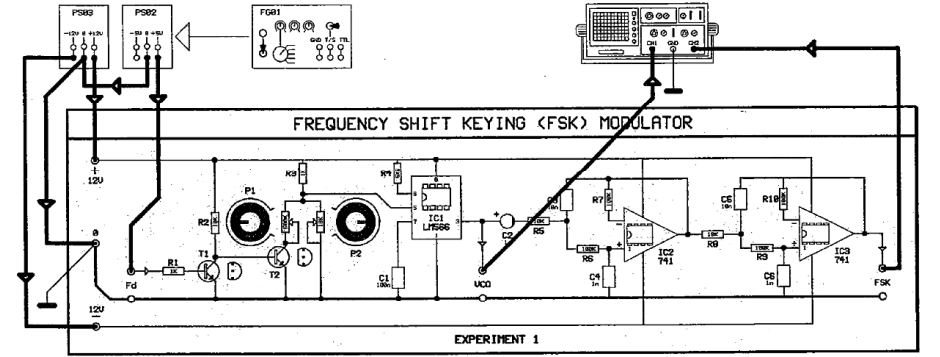
$$V2 = \left(\frac{P1.P2}{P1 + P2} + R4 \right) V_{cc} \text{ 'dir.}$$

Bu andaki osilasyon frekansı F2'dir. Bu da P1 ve P2 potansiyometreleri ile F1 ve F2 frekans değerlerinin seçilebildiğini gösterir.

IC2 ve IC3 işlemsel yükselteçleri ile çevre elemanları 4.dereceden alçak geçiren filtrelerdir. VCO çıkışındaki kare işaretler alçak geçiren filtre çıkışında sinüsoidal işaretler olarak elde edilirler. Alçak geçiren filtrenin bir görevi de adından anlaşıldığı gibi yüksek frekanslı istenmeyen işaretleri yok etmektir.

DENEYİN YAPILIŞI:

Y-0024/007 modülünü yerine takınız. Devre bağlantılarını Şekil 7.1.3'deki gibi yapınız.



Şekil 7.1.3

1- Data sinyali girişine +5V DC uygulanmıştır. P2 potansiyometresini yavaş yavaş ayarlayınız. VCO çıkış ucunda 900Hz işaret elde ediniz. Osilaskoptaki işareti tanımlayınız. Bu anda T1 ve T2 transistörleri ne durumdadır.

2- Data sinyali girişinden güç kaynağını alınız. Giriş ucunu boş bırakınız. Bu kez P1 potansiyometresini yavaş yavaş ayarlayıp VCO çıkış ucunda 1200Hz işaret elde ediniz. Osilaskoptaki işareti tanımlayınız. Bu anda T1 ve T2 transistörleri ne durumdadır.

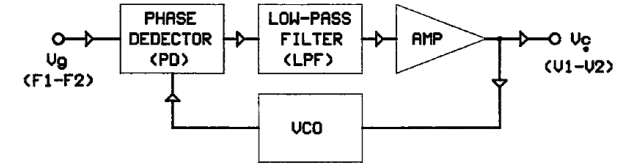
3- İlk iki basamakta yapılan işlem nedir.

4- +5V DC kaynak yerine fonksiyon jeneratörünü bağlayınız. Data sinyali (**Fd**) olarak sayısal "1"=5V, sayısal "0" =0V genlikli, frekansı $F=100\text{Hz}$ kare dalga işaret uygulayınız. Osilaskobun CH1 kanalını bu işareti görecektir (**Fd girişi**) uçlarına bağlayınız. Osilaskopta giriş işareti (**Fd**) ve çıkış işareti (**FSK**) aynı anda görünür ve çizilir. Çıkış işareti tanımlayınız.

DENEY: 7.2 FSK DEMODÜLASYONUNUN İNCELENMESİ

HAZIRLIK BİLGİLERİ:

FSK modülasyonlu sinyaldeki değişik frekanslı iki sinyalin demodülasyonu, frekansın gerilime çevrilmesiyle yapılır. Bunun için faz kilitlemeli çevrim (**PLL Phase Locked Loop**) yöntemi kullanılır. PLL giriş sinyalinin frekansına ya da fazına göre davranan bir çeşit izleme devresidir. Sayısal haberleşmede kullanılmak üzere çeşitli PLL entegreler üretilmiştir. Sayısal PLL'ler taşıyıcı senkronizasyonunda, bit senkronizasyonunda ve çeşitli sayısal demodülasyon işlerinde çok kullanılır.

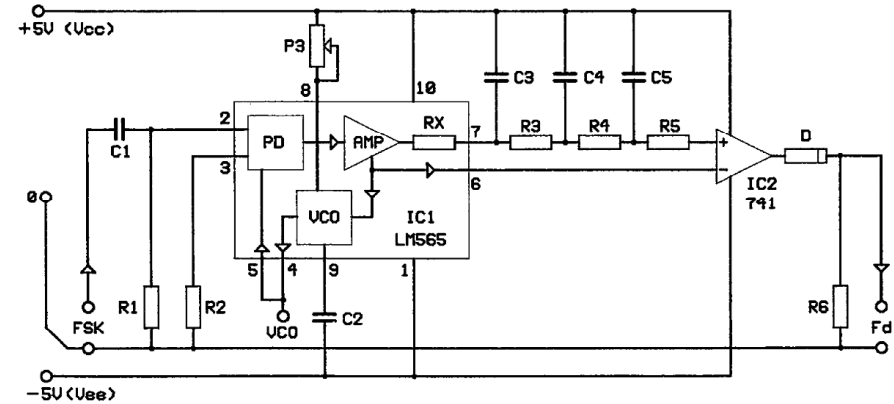


Şekil 7.2.1

Şekil 7.2.1'de PLL'in blok şeması görülmektedir. FSK modülasyonlu sinyal PLL giriş ucuna uygulanır. Giriş sinyali frekansı değişince, (**F1'den F2'ye ya da F2'den F1'e geçiş**) faz dedektörünün (**PD**) çıkış sinyali ve buna bağlı çıkış gerilimi de (**Vg**) değişir. Giriş sinyali frekansı F_1 iken, çıkış gerilimi "**V1**" giriş sinyali frekansı F_2 iken çıkış gerilimi "**V2**" olur. Çıkış işareti karşılaştırmacı olarak çalışan işlemci yükselteci uygulanırsa, işlemci yükselteç çıkışında data sinyali (**Fd**) tekrar elde edilir.

5- IC2, IC3 entegresi ve çevre elemanlarının görevi nedir.

6- Data sinyali (**Fd**) frekansını $F=200\text{Hz}$ yapınız. Çıkış işareti (**FSK**) nasıl tepki vermektedir, yazınız.



Şekil 7.2.2

Şekil 7.2.2'de LM 565 entegresi kullanılarak yapılmış FSK demodülasyon devresi görülmektedir. LM 565 sayısal demodülasyon devrelerinde çok kullanılan, 500KHz'e kadar çalışan PLL entegresidir. "1" nolu ayak DC negatif kutbuna (**Vee**), "10" nolu ayak DC kaynağın pozitif kutbuna (**Vcc**) bağlıdır.

"2" ve "3" nolu ayaklar giriş uçlarıdır. FSK modülasyonlu sinyal "2" nolu ayağa uygulanmış, "3" nolu ayak R2 direnci ile toprağa bağlanmıştır. "4" nolu ayak VCO çıkış ucudur. Gerekli olduğunda frekans katlayıcı devre ile VCO çıkış frekansı yükseltilerek faz dedektörüne (PD) uygulanabilir. FSK modülasyonu için buna gerek olmadığından VCO çıkışı direk olarak faz dedektörüne uygulanmıştır. "6" nolu ayak referans gerilimi (VR) çıkışıdır. Entegre içindeki Rx direnci ve C3 kondansatörü çevrim filtresi olarak çalışır. "8" nolu ayak VCO'nun zamanlama direnci ucu, "9" nolu ayak VCO'nun zamanlama kondansatörü ucudur. Devrede dikkat edilmesi gereken parametreler şunlardır.

1- SERBEST ÇALIŞMA FREKANSI (FRF Free Running Frequency)

Giriş ucuna hiçbir işaret uygulanmadan VCO çıkış sinyali frekansıdır. P3 potansiyometresi ve C2 kondansatörünün değerleri, serbest çalışma frekansını belirler. Serbest çalışma frekansı (Fo) formül olarak;

$$F_o = \frac{1,2}{4P3.C2} \text{ 'dir.}$$

2- KİLİTLEME ARALIĞI (LR Locked Range)

PLL giriş işareti ile uyumlu (senkronlu) çevrim yaptığı duruma, kilitlenmiş durum denir. PLL kilitlenmiş durumda iken, giriş işareti frekansı (Fg) VCO işareti frekansından (Fo) uzaklaşırsa, belli aralığa kadar PLL kilitlenmiş olarak çalışır. Fg ile Fo arasındaki fark artarsa, belli bir noktada PLL kilitlemeyi başaramaz. Bu noktadaki Fg ile Fo farkına "kilitlenme aralığı" denir. Kilitlenme aralığı (Fl) formül olarak;

$$F_l = \frac{8F_o}{V_c} = \frac{8F_o}{V_{cc} - V_{ee}} \text{ 'dir.}$$

3- YAKALAMA ARALIĞI (CR Captured Range)

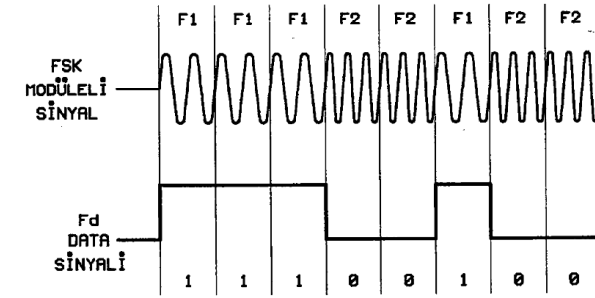
PLL'in çalışmaya başlama hali kilitlenmemiş durumdur. Çalışmaya başlayınca, giriş sinyalinin frekansı (Fg), VCO'nun serbest çalışma frekansına (Fo) yaklaşmaya başlar. Fg belli bir değere gelince PLL kilitlenir. Çıkış ucunda sabit bir sinyal ya da gerilim elde edilir. Kilitlenmenin olduğu ilk anda Fg, Fo'a eşit değildir ama PLL işlemi tamamlanmıştır. Bu andaki Fg-Fo arasındaki farka "yakalama aralığı" denir. Yakalama aralığı (Fc) formül olarak;

$$F_c = \frac{1}{2\pi} \sqrt{\frac{2\pi.F_l}{3600.C2}} \text{ 'dir.}$$

Dikkat edilirse, kilitlenme ve yakalama aralığı birbirinin tersidir. Yarı iletkenlerde çalışmaya başlama ve çalışmanın durması farklı gerilimlerde olduğundan PLL'de iki aralık her zaman birbirinden farklıdır.

LM 565 PLL entegresinin "7" nolu ayağı çıkış ucudur. R3, R4, R5 dirençleri ve C3, C4, C5 kondansatörleri alçak geçiren filtrenin elemanlarıdır. Alçak geçiren filtrenin, çok katlı (3.derece) olması karşılaştırıcı olarak çalışan IC2 fark yükselticisine, istenmeyen parazit işaretlerin gitmesini önler. D diyodu ve R6 direnci, data sinyalinin sayısal işaret olarak keskinleşmesini sağlar.

FSK demodülatörünün giriş ve çıkış işaretleri, aynı zaman dilimi için osiloskopta incelenirse Şekil 7.2.3'deki gibidir.

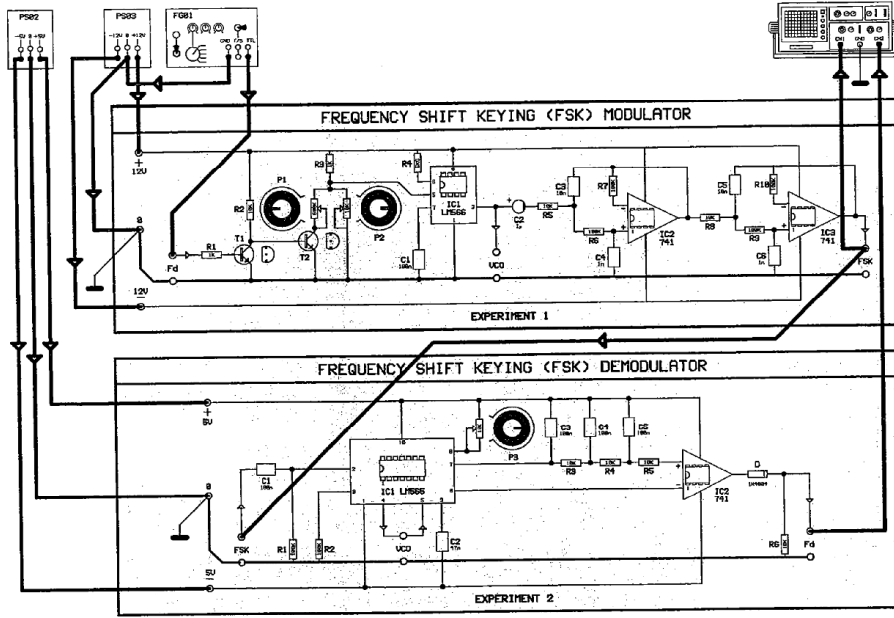


Şekil 7.2.3

Görüldüğü gibi F2>F1'dir. F1 frekansına sahip işaretin, çıkış ucundaki sayısal durumu "1", F2 frekansına sahip işaretin çıkış ucundaki sayısal durumu "0"dir.

DENEYİN YAPILIŞI:

Y-0024/007 modülünü yerine takınız. Devre bağlantılarını Şekil 7.2.4'deki gibi yapınız.



Şekil 7.2.4

Deneydeki tüm işaretlerin osilaskopta rahat görülmesi için, osilaskobu DC konuma alınız. Şekilde görüldüğü gibi FSK modülasyonlu işaret olarak, deney 1'in çıkış işareti kullanılacaktır. Deney 1 için gerekli işaretler $F_1=900\text{Hz}$, $F_2=1200\text{Hz}$ 'dir. Bildiğimiz gibi bu işaretler, LM 566 VCO entegresinde elde edilecektir.

Bilgi sinyali olarak, deney 1 giriş ucuna (F_d) 2,5Volt genlikli, 2,5Volt ofsetli (**sayısal 1=5Volt, sayısal 0=0Volt**) frekansı $F=100\text{Hz}$ kare dalga işaret uygulayınız. Bir an için deney 1 çıkışı (**FSK**) ile deney 2 girişi (**FSK**) arasındaki bağlantıyı açınız. Deney 1 çıkışında, distorsiyonsuz FSK modülesi işareti osilaskobun CH1 kanalında görünür. Deney 1 çıkışı ile deney 2 girişi arasındaki bağlantıyı tekrar yapınız.

1- P3 potansiyometresini ayarlayınız. FSK modülasyonlu işareti ve data sinyalini osilaskopta aynı anda görünür ve çiziniz. P3 potansiyometresinin yaptığı işi yazınız.

2- Data sinyalinin frekansını $F_d=200\text{Hz}$ yapınız. Devrenin tepkisini yazınız.

3- IC2 işlemsel yükseltecinin görevi nedir.